

|  |
| --- |
| **HT3\_LVDS\_LCD\_CODEC\_V1\_0 使用指南** |
| **文档版本：V1.0** |
| **发布日期：2023/01/16** |

目 录

[前 言 3](#_Toc104487265)

[修订历史 4](#_Toc104487266)

[1 简介 5](#_Toc104487267)

[1.1 功能介绍 5](#_Toc104487268)

权利声明

爱芯元智半导体(上海)有限公司或其许可人保留一切权利。

非经权利人书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

注意

您购买的产品、服务或特性等应受商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非商业合同另有约定，本公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

前 言

适用产品

爱芯HAPS平台

适读人群

* 软件开发工程师
* 技术支持工程师

符号与格式定义

|  |  |
| --- | --- |
| 符号/格式 | 说明 |
| xxx | 表示您可以执行的命令行。 |
| *斜体* | 表示变量。如，“*安装目录*/AX620A\_SDK\_Vx.x.x/build目录”中的“安装目录”是一个变量，由您的实际环境决定。 |
| * **说明/备注：** | 表示您在使用产品的过程中，我们向您说明的事项。 |
| * **注意：** | 表示您在使用产品的过程中，需要您特别注意的事项。 |

修订历史

|  |  |  |
| --- | --- | --- |
| 文档版本 | 发布时间 | 修订说明 |
| V1.0 | 2023/1/16 | 文档初版 |
|  |  |  |
|  |  |  |

# 简介

该验证板适用于 HAPS-80 S104 平台上的LVDS屏和code验证。支持WES070CBI-002（1024X600），G070Y2-L01（800X480）两款LVDS显示屏。公用一个20PIN座子。支持ES8311,ES7210两颗code 芯片。支持红外转uart功能。

使用说明：

* 由于HAPS速率的问题，暂时只接G070Y2-L01（速率TYP:29.5Mhz）这款LVDS显示屏。使用杜邦线接到JP1座子上面。板子上标有1脚丝印，杜邦线上面也有标1脚位置，再杜邦头上面涂上白色圆点。J34背光选择，用杜邦线接到1 2脚上。
* ES720支持TDM，没有DIN管脚，所以不支持播放功能。
* ES8311支持DIN和DOUT，所以支持播放和录音功能。

## 接口说明

HT3接口说明

|  |  |  |
| --- | --- | --- |
| HT3 PIN | Net Name | Description |
| A0 | IIS2\_CODEC\_LRCK | ES8311信号 |
| A1 | I2C2\_CODEC\_SDA |
| A2 | LVDS\_D0P | 显示屏数据和CLK信号 |
| A3 | LVDS\_D0N |
| A4 | LVDS\_D1P |
| A5 | LVDS\_D1N |
| A6 | LVDS\_D2P |
| A7 | LVDS\_D2N |
| A8 | LVDS\_CLKP |
| A9 | LVDS\_CLKN |
| A10 | LVDS\_D3P |
| A11 | LVDS\_D3N |
| B0 | IIS2\_CODEC\_SCLK | ES8311信号 |
| B1 | HT3\_SCL | 预留信号 |
| B2 | HT3\_SDA |
| B3 | HT3\_CS |
| B4 | I2C2\_CODEC\_SCL | ES8311信号 |
| B5 | I2C1\_CODEC\_SDA | ES7210信号 |
| B7 | IIS2\_CODEC\_MCLK | ES8311信号 |
| B8 | I2C1\_CODEC\_SCL | ES7210信号 |
| B9 | IIS1\_CODEC\_MCLK | ES7210信号 |
| B11 | CODE\_INT | ES7210信号 |
| C0 | IIS1\_CODEC\_SCLK | ES7210信号 |
| C1 | HT3\_SD | UART转红外接口信号 |
| C2 | HT3\_IR\_RX |
| C3 | HT3\_IR\_TX |
| C4 | IIS2\_CODEC\_DIN(FPGA\_OUT) | ES8311信号 |
| C5 | IIS2\_CODEC\_DOUT(FPGA\_IN) | ES8311信号 |
| C10 | C10 | 测试PIN |
| D0 | IIS1\_CODEC\_LRCK | ES7210信号 |
| D2 | D2 | 测试PIN |
| D3 | D3 | 测试PIN |
| D4 | IIS1\_CODEC\_DOUT2(FPGA\_IN) | ES7210信号 |
| D5 | IIS1\_CODEC\_DOUT1(FPGA\_IN) | ES7210信号 |
| D6 | D6 | 测试PIN |
| D7 | DMIC\_CLK | ES7210信号 |
| D10 | D10 | 测试PIN |